

AGRÉGATION GÉNIE ÉLECTRIQUE 1998

CONCOURS INTERNE

Option A : Electronique et Informatique Industrielle

Première Epreuve d'Admissibilité

Durée 8h

***Les candidats composeront sur du papier composition quadrillé ;
Tous documents interdits ;
Dictionnaire Anglais – Français autorisé.***

Moyens de calculs autorisés : calculatrice de poche, y compris calculatrice programmable et alphanumérique à fonctionnement autonome, non imprimante, conformément à la circulaire n°86-228 du 28 juillet 1986.

Organisation du Sujet :

Dossier questionnaire

1 Partie présentation A

4 Parties questions B, C, D, E

1 Document réponse

Dossier annexes

15 Annexes

Dossier questionnaire

Remarques :

- Les candidats sont priés de repérer clairement les parties B, C, D, E.
- A l'intérieur de chaque partie, de nombreuses questions sont indépendantes.
- **La clarté et la lisibilité des copies seront appréciées.**

A. PRESENTATION	2
B. ETUDE THEORIQUE DE L'ACQUISITION ET DE LA RESTITUTION	4
C. ETUDE DE LA CARTE D'ACQUISITION - RESTITUTION.....	9
D. TRAITEMENT NUMERIQUE	12
E. PARTIE PEDAGOGIQUE.....	16
DOCUMENT RÉPONSE	
FIGURE 1 : INTERCONNEXION DES CARTES UTILISÉES	3
FIGURE 2 : MODÈLE ÉQUIVALENT DE SOURCE DE BRUIT DE QUANTIFICATION	6
FIGURE 3 : OPÉRATION DE QUANTIFICATION UNIFORME	7
FIGURE 4 : ALLURE D'UN SIGNAL ÉCHANTILLONNÉ	8
FIGURE 5 : CHRONOGRAMME INTØ.....	13
FIGURE 6 : FONCTION DE TRANSFERT DU FILTRE	15

A. PRESENTATION

Le chlore est un élément chimique intervenant dans un grand nombre de procédés industriels. La production mondiale du début des années 90 dépasse 30 millions de tonnes.

En France, 95% de la production est obtenue par électrolyse d'une solution de chlorure de sodium appelée saumure. L'électrolyse produit également de l'hydrogène et de la soude.

Nous nous intéressons à une usine installée en 1975 dans la région Rhône-Alpes.

L'atelier de fabrication de chlore produit 12 tonnes à l'heure grâce à 82 cellules d'électrolyse placées en série et parcourues par un courant continu de 120 000 Ampères.

L'alimentation est réalisée soit par une centrale autonome, soit par connexion sur le réseau EDF en 63 KV.

La conversion alternatif/continu est obtenue par deux groupes débitant chacun 60 KA.

Le redresseur mis en œuvre génère des harmoniques polluant le réseau. Il est donc envisagé de mettre en œuvre une chaîne de traitement capable d'identifier les compensations à produire afin de minimiser les distorsions en tension sur le réseau.

Un extrait des mesures réalisées fournies en Annexe 1, montrent l'importance relative de ces harmoniques par rapport au fondamental.

Le diagramme Sagital et le schéma fonctionnel partiel de l'atelier de fabrication de chlore sont présentés en annexes (Annexes 2 et 3).

La partie étudiée correspond à la chaîne acquisition, identification et réduction d'harmoniques par traitement numérique et restitution. Une visualisation du signal traité est prévue (oscilloscope à mémoire, analyseur de spectre).

Les fonctions acquisition/restitution, traitement et contrôle du filtre actif, sont réalisées par trois cartes connectées sur un système hôte (Figure 1).

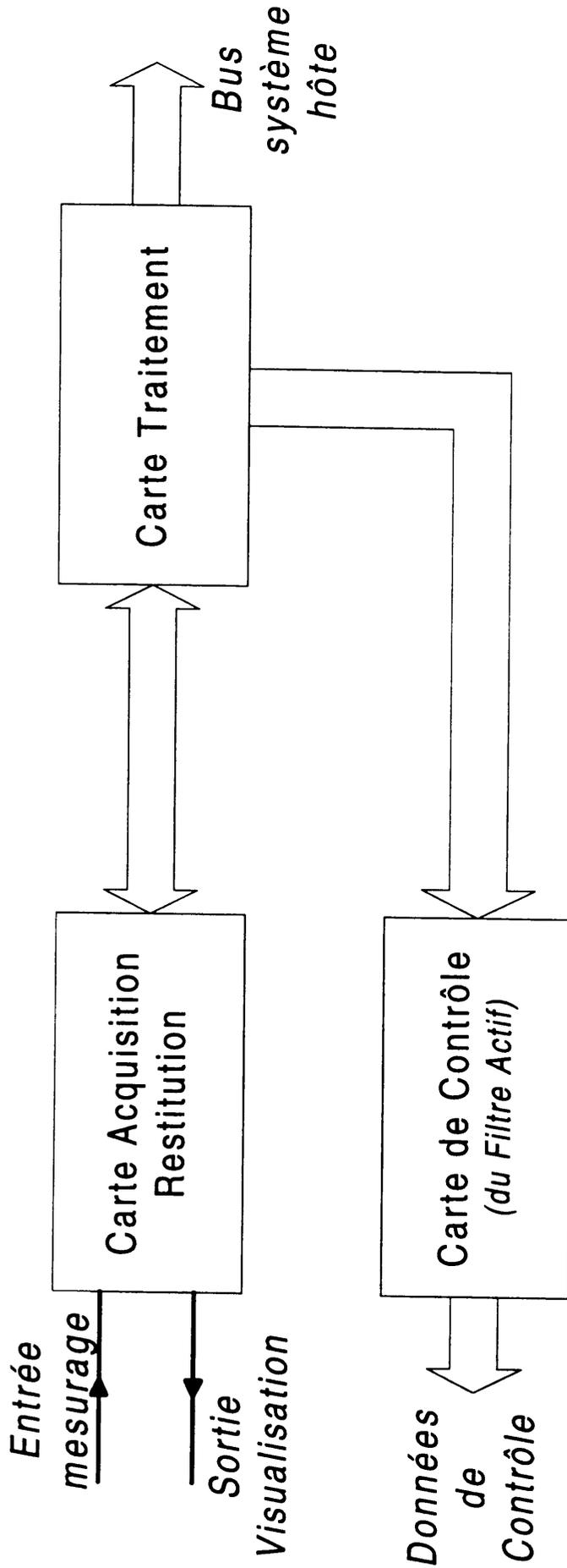


Figure 1 : Interconnexion des cartes utilisées

B. ETUDE THEORIQUE DE L'ACQUISITION ET DE LA RESTITUTION

L'acquisition du signal passe par une discrétisation en temps (*échantillonnage*) et en amplitude (*quantification*).

B.1. ECHANTILLONNAGE

- B.1.1. ✓ Rappeler le théorème de Shannon.
- B.1.2. Pour un signal sinusoïdal de fréquence f_0 , quelle est la fréquence d'échantillonnage minimale ?
- ✓ Quelle est la période d'échantillonnage correspondante ?
 - ✓ Quel est alors le nombre minimum d'échantillons à prélever par période ?
- B.1.3. ✓ En théorie, peut-on échantillonner un signal carré ?

On rappelle que la décomposition en série de Fourier d'un signal périodique $x(t)$; de période T , s'écrit :

$$x(t) = \sum_n x_n \exp\left(j2\pi n \frac{t}{T}\right)$$

avec
$$x_n = \frac{1}{T} \int_T x(t) \exp\left(-j2\pi n \frac{t}{T}\right) dt$$

x_n représentant le coefficient de Fourier de rang n

- ✓ En pratique, on admet que les coefficients de Fourier tels que $x_n \leq \frac{x_1}{100}$ sont négligeables. En déduire la fréquence d'échantillonnage minimale.

B.1.4. Soit un signal de la forme :

$$\begin{aligned} x(t) &= Ae^{-\alpha t} && \text{pour } t \geq 0 \\ x(t) &= 0 && \text{pour } t < 0 \end{aligned}$$

- ✓ En théorie, ce signal est-il échantillonnable ?

En pratique, on définit la bande passante du signal Δf telle que :

$$\frac{|x(0)|}{|x(\Delta f)|} = 100 \quad (\text{Condition 1})$$

$x(f)$ désignant la transformée de Fourier calculée à la fréquence f définie par :

$$x(f) = \int_{-\infty}^{+\infty} x(t) e^{-i2\pi ft} dt$$

- ✓ Calculer la bande passante Δf vérifiant la *condition 1*. Le contenu spectral de $x(t)$ au delà de cette bande passante sera considéré comme négligeable.
- ✓ Quelle sera alors la fréquence d'échantillonnage minimale, notée F_e ?

La longueur utile de ce signal peut être estimée à $T = \frac{4}{\alpha}$.

- ✓ En échantillonnant à la fréquence minimale F_e , combien faut-il acquérir d'échantillons pour couvrir la longueur utile T de ce signal ?

B.2. QUANTIFICATION

Sur la carte d'acquisition, la présence d'un quantificateur uniforme équivaut à rajouter une source de bruit, suivant le modèle de la *figure 2* :

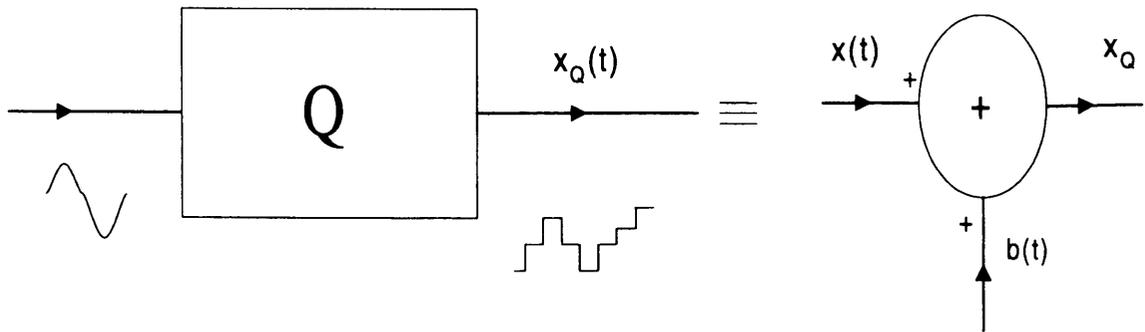


Figure 2 : Modèle équivalent de source de bruit de quantification

$x(t)$ notant le signal en entrée du quantificateur Q ,

$x_Q(t)$ le signal en sortie,

$b(t)$ la source de bruit équivalente, on a :

$$x_Q(t) = x(t) + b(t)$$

- B.2.1. ✓ Rappeler la définition du rapport signal à bruit exprimé en dB et noté S/B .
- B.2.2. ✓ Le bruit de quantification doit être le plus faible possible par rapport au signal. Que signifient des valeurs de S/B de $50 dB$, $0dB$ et $-10 dB$?
- B.2.3. Etude du quantificateur uniforme

Le quantificateur est un opérateur non linéaire. La fonction de transfert du quantificateur est représentée sur la **Figure 3** :

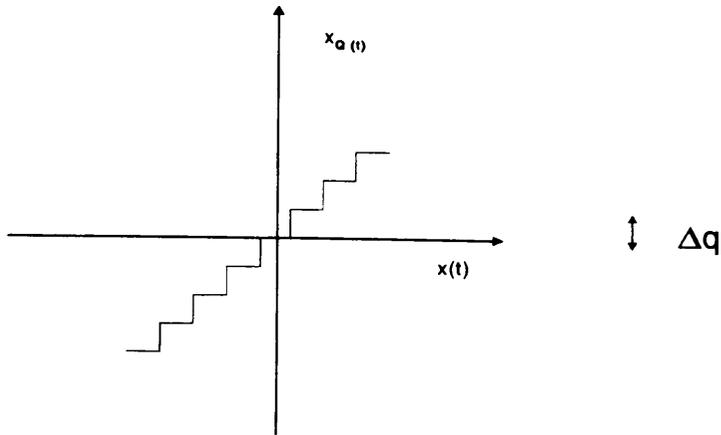


Figure 3 : Opération de quantification uniforme

La **figure 3** représente le cas de quantification par arrondi, où toute valeur du signal comprise entre $(n - 1/2)\Delta q$ et $(n+1/2)\Delta q$ est arrondie à $n\Delta q$, Δq étant appelé *pas de quantification*.

- ✓ Représenter $x_Q(t)$ correspondant au signal sinusoïdal $x(t)$ sur le *Document réponse*.
- ✓ En déduire l'amplitude maximale du bruit de quantification.

B.2.4. Dans le cas de quantification haute résolution ($S/B > 10$ dB), les hypothèses habituelles du bruit de quantification portent sur sa valeur moyenne et sa puissance. Classiquement, on suppose que la moyenne du bruit de quantification est nulle et que la puissance est :

$$\sigma_b^2 = \frac{\Delta q^2}{12}$$

- ✓ En prenant en compte la dynamique crête à crête du quantificateur, notée B , et le nombre de bits n du quantificateur, montrez que le rapport signal à bruit S/B est une fonction linéaire du nombre de bits n du quantificateur :

$$S / B \cong 10 \log \sigma_x^2 - 10 \log \frac{B^2}{12} + 6,02 n$$

σ_x^2 notant la puissance du signal d'entrée du quantificateur.

- B.2.5. ✓ En déduire l'expression du rapport signal sur bruit de quantification en fonction du nombre de bits de quantification, obtenu sur un signal sinusoïdal et un quantificateur calé à la pleine échelle.
- ✓ Qu'obtient-on avec un quantificateur uniforme de 8 bits ?
- ✓ Qu'en pensez-vous ?

B.3. RESTITUTION

Après échantillonnage et traitement, il est nécessaire de restituer un signal continu par interpolation. Cette fonction est réalisée par un bloqueur.

- B.3.1. ✓ Comment agit un bloqueur *d'ordre 0* sur le signal échantillonné de la *Figure 4* ?

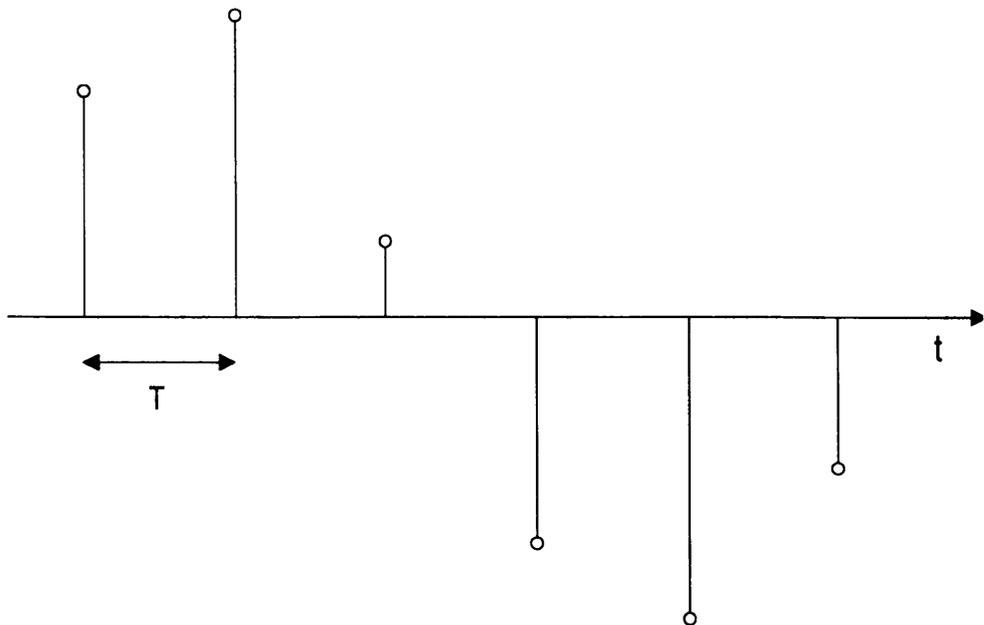


Figure 4 : Allure d'un signal échantillonné

- ✓ Que peut-on dire de son temps de réponse ?
- B.3.2. ✓ Comment agit un bloqueur *d'ordre 1* sur ce même signal ?
- ✓ Que peut-on dire de son temps de réponse ?

- B.3.3. ✓ Pour un signal sinusoïdal échantillonné à la fréquence limite de Shannon, dans le cas de l'utilisation d'un bloqueur d'ordre \emptyset , représentez le signal restitué.
- ✓ Qu'en concluez-vous sur la fréquence d'échantillonnage nécessaire ?

C. ETUDE DE LA CARTE D'ACQUISITION - RESTITUTION

Les caractéristiques de la carte DXM2106 sont fournies en *Annexe 7*.

C.1. ANALYSE FONCTIONNELLE

- C.1.1. ✓ A partir du schéma structurel de la carte, établir son schéma fonctionnel.
- C.1.2. ✓ Etablir les équations des signaux de sortie $CS_DA/$ et $CS_AD/$ du circuit $U3$.

(La notation utilisée correspond à $\overline{CS_DA}$ et à $\overline{CS_AD}$)

C.2. CARACTERISTIQUE DU SIGNAL D'ENTREE

Le signal d'entrée est fourni par la fonction mesureage (*voir Annexe 3*).

- C.2.1. ✓ Quel type de conversion réalise la fonction mesureage ?
- C.2.2. ✓ La carte d'acquisition permet-elle d'échantillonner correctement le signal capté ? Justifiez votre réponse.

C.3. ECHANTILLONNEUR - BLOQUEUR

- C.3.1. ✓ Précisez les rôles des diodes $D1$, $D2$ et du circuit $U11$.
- C.3.2.. La documentation de *l'échantillonneur-bloqueur AD585* est donnée en *Annexe 8*.
- ✓ Quel est le rapport $\frac{V_{OUT}}{V_{IN}}$?
- ✓ Justifiez votre réponse.
- C.3.3. ✓ Préciser le rôle de $P1$.
- C.3.4. ✓ Comment est réalisée la commande de l'échantillonneur ?

C.4. CONVERSION ANALOGIQUE - NUMERIQUE

La documentation du CAN est fournie en *Annexe 9*.

- C.4.1. ✓ Quel est le rôle du montage réalisé autour de $U13$?
- C.4.2. ✓ Etablir l'expression de la fonction de transfert $\frac{A_{IN(U6)}}{V_{OUT(U8)}}$ de ce montage.
- ✓ A-t-il une incidence sur le traitement des harmoniques ?
- C.4.3. ✓ Préciser le rôle de $P3$ et donner la procédure de réglage.
- C.4.4. ✓ Quelle est l'expression, en régime continu, du signal A_{IN} (broche 1 de $U6$) ?
- ✓ Calculer sa valeur approchée - Justifier votre réponse.
- C.4.5. ✓ Quel est le type de conversion utilisé ?
- ✓ Rappelez son principe.
- C.4.6. ✓ Citez au moins deux autres types de conversion et les performances associées par rapport au montage utilisé.

- C.4.7. ✓ Quel est le rôle du signal délivré sur la *broche 17* de *U6* ?
- ✓ Quelle est sa fréquence ?
- C.4.8. ✓ Quelle est la relation entre cette fréquence et le temps de conversion ?
- ✓ Calculez sa valeur.
- C.4.9. ✓ Etablir le chronogramme des signaux *INTØ* (*broches 20 et 21* de *U6*) et *BUSY* (*broche 22* de *U6*).
- ✓ Précisez le rôle de *INTØ* par rapport aux circuits *U8*, *U6*, *U4* et *U5*.
- C.4.10 ✓ Quelle est la durée minimale de l'état bas du signal *INTØ* ?
- C.4.11 ✓ Déterminez la fréquence minimale du signal *INTØ* compte tenu des caractéristiques des harmoniques (*Annexe 1*) et de la réponse à la question *B.3.3*.
- ✓ Comparez cette valeur aux caractéristiques de la carte.

C.5. CONVERSION NUMERIQUE - ANALOGIQUE

- C.5.1. ✓ Quel est le rôle des circuits *U1* et *U2* ?
- C.5.2. ✓ Quelle est la signification de l'erreur de linéarité en sortie ?
- ✓ Par quelle autre unité peut-on l'exprimer ?
- ✓ Précisez sa valeur pour le CNA étudié (*Annexe 10*).
- C.5.3. ✓ Etablir la fonction de transfert de l'étage de sortie réalisée autour de *U12*.
- C.5.4. ✓ Comparez la fréquence caractéristique de cette fonction de transfert avec la fréquence maximale de conversion de la carte, donnée par le constructeur.
- ✓ En déduire le rôle de ce montage.

D. TRAITEMENT NUMERIQUE

Un extrait de la documentation de la carte *DX 2100* est fournie en *Annexe 12*.

Le schéma structurel de cette carte n'est pas fourni. Il n'est pas nécessaire pour répondre aux questions qui suivent.

D.1. ADRESSAGE

- D.1.1. ✓ Donner la position des cavaliers *SW2* pour que l'adresse de base de la carte *DM2100* vue par l'hôte soit de *\$D0000*.
- D.1.2. ✓ Préciser l'adresse des registres de commande ainsi que les plages d'adresse utilisées par l'hôte pour l'accès à la mémoire des programmes et à la mémoire des données.
- D.1.3. ✓ Etablir sous forme d'organigramme ou de pseudo-code, l'algorithme correspondant à la lecture d'un octet de poids faible de la mémoire des données.

On précisera les valeurs écrites ou lues dans les registres de commande.

D.2. HORLOGES PROGRAMMABLES

- D.2.1. Fonctionnement en *mode direct*.

Le signal *INTØ* est généré à partir de la sortie *OUTØ* du *Timer PIT 8254* (*Annexe 11*).

Son chronogramme est donné par la *figure 5*.

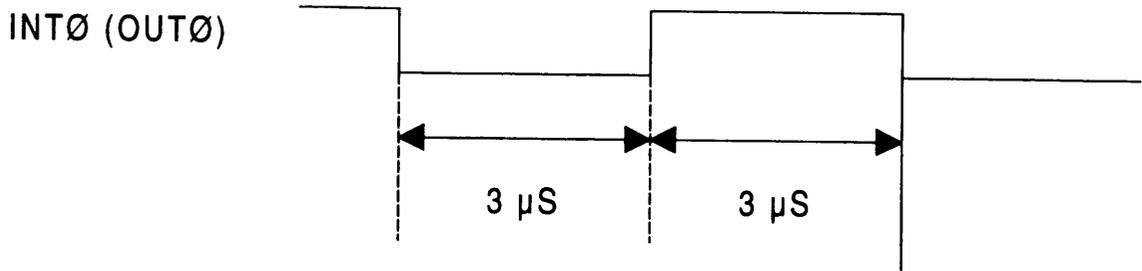


Figure 5 : Chronogramme INT0

- ✓ Donner la programmation de registres du *Timer* pour obtenir le signal *INT0* sachant que la fréquence d'horloge du *compteur 0* est de *10 MHz*.

D.2.2. Fonctionnement en *mode pipeline*.

Le front montant du signal *INT0* déclenche la routine d'interruption du *DSP* qui effectue une lecture du *CAN* puis une écriture sur le *CNA* en fin de traitement.

Pour que l'interruption puisse être traitée par le *DSP*, il faut que la durée de l'état haut du signal *INT0* soit au moins égale à 1μs.

- ✓ Quelle est dans ce cas la durée maximale du traitement de l'interruption ?
 - ✓ Etablir le chronogramme du signal *INT0*.
- D.2.3. ✓ Proposer un schéma mettant en œuvre deux compteurs du circuit *PIT 8254* permettant de générer le signal *INT0*.
- D.2.4. ✓ En déduire la nouvelle programmation des registres du *Timer*.

D.3. PROGRAMMES

- D.3.1. Le programme minimum de traitement du constructeur est fourni en *Annexe 4* ainsi qu'un extrait de la notice de programmation (*Annexe 13*).
- ✓ Déterminer la fréquence d'échantillonnage programmée.
- D.3.2. ✓ Justifiez les valeurs écrites dans les registres du *Timer*.
- D.3.3. ✓ A quel endroit faut-il insérer la routine de traitement ?
- D.3.4. Un extrait de documentation du *DSP* est fourni en *Annexe 13*.
- ✓ Quel est l'intérêt de l'architecture particulière de DSP par rapport à un processeur classique ?
- D.3.5. ✓ Donner les caractéristiques principales du DSP utilisé.
- D.3.6. ✓ Préciser le rôle de chacun des générateurs d'adresse et des jeux de registres correspondant.
- ✓ Comment est réalisé l'adressage mémoire ?
 - ✓ Expliquer le principe de fonctionnement d'un tampon circulaire.
- D.3.7. ✓ Expliquer le traitement réalisé par la fonction $\mathbf{R}=\mathbf{MR} + \mathbf{X}*\mathbf{Y}$ du *MAC* ainsi que le rôle et le format des registres utilisés.
- D.3.8. Une solution envisagée pour la réduction des harmoniques consiste à mettre en œuvre un programme de filtrage numérique. On choisit d'utiliser un filtre non récursif d'ordre p dont on rappelle l'équation liant l'entrée du filtre, notée x_n et sa sortie notée y_n :

$$Y_n = \sum_{k=1}^p h_k x_{(n-k)}$$

On dispose d'un outil de synthèse de filtre numérique générant le fichier des coefficients h_k .

Le module de la fonction de transfert du filtre synthétisé est représenté par la *figure 6*.

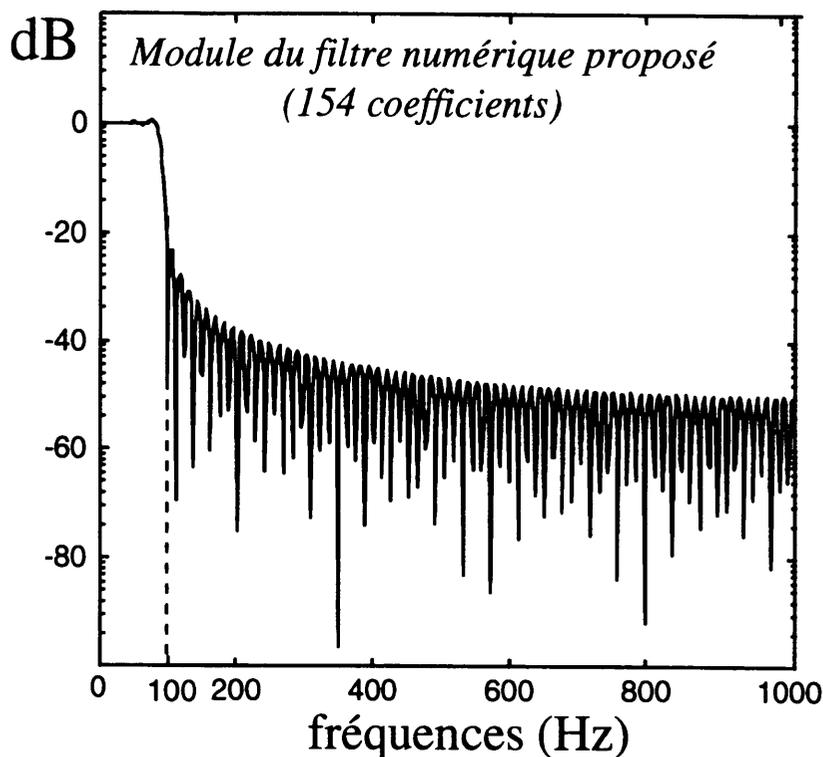


Figure 6 : Fonction de transfert du Filtre

Les coefficients du filtre correspondant sont donnés dans l'*Annexe 5*.

- ✓ Modifier le programme minimum pour obtenir une fréquence d'échantillonnage de 2 kHz.

D.3.9. On se propose, dans cette question, de vérifier que le filtrage pourra s'effectuer en temps réel, pour la fréquence d'échantillonnage choisie de 2 kHz.

- ✓ En considérant que le filtrage se réduit (du point de vue coût calculatoire) au calcul de l'équation de récurrence rappelée dans la question précédente, calculer le temps nécessaire entre deux échantillons pour pouvoir effectuer l'opération de filtrage (avec les caractéristiques du filtre proposé).
- ✓ Comparer ce temps à la période d'échantillonnage.
- ✓ Le traitement temps réel est-il envisageable ?

- D.3.10 ✓ Etablir l'algorithme du filtre sous forme d'organigramme ou de pseudo-code en pensant à utiliser au maximum les caractéristiques du *DSP*.
- D.3.11 ✓ Ecrire en assembleur *ADSP-2100* le programme correspondant (Voir *Annexes 14 et 15*).

On ne se préoccupera pas du problème du format des coefficients du filtre.

En effet, le logiciel de synthèse de filtre permet aussi d'effectuer le codage des coefficients dans le format désiré et génère les lignes de code assembleur correspondantes à l'initialisation des coefficients.

Ces lignes de code sont données pour information dans *l'Annexe 6* ; les valeurs des coefficients sont formatées pour être directement exploitées par le DSP.

E. PARTIE PEDAGOGIQUE

L'objectif de cette partie est de proposer une séquence pédagogique concernant la mise en œuvre d'un processeur de traitement du signal.

La ressource méthodologique et les techniques pédagogiques utilisées seront tout particulièrement développées.

Le niveau de cet enseignement est fixé en section TS Electronique ou Informatique Industrielle.

Il est notamment demandé :

- ✓ de fixer les prérequis nécessaires ;
- ✓ de donner le plan de la séquence pédagogique concernant la mise en œuvre et l'exploitation de ce type de processeur ;
- ✓ de préciser les contenus minima du dossier technique ;
- ✓ de proposer une évaluation formative.

Document réponse

(tracer $x_q(t)$ sur la figure suivante)

